

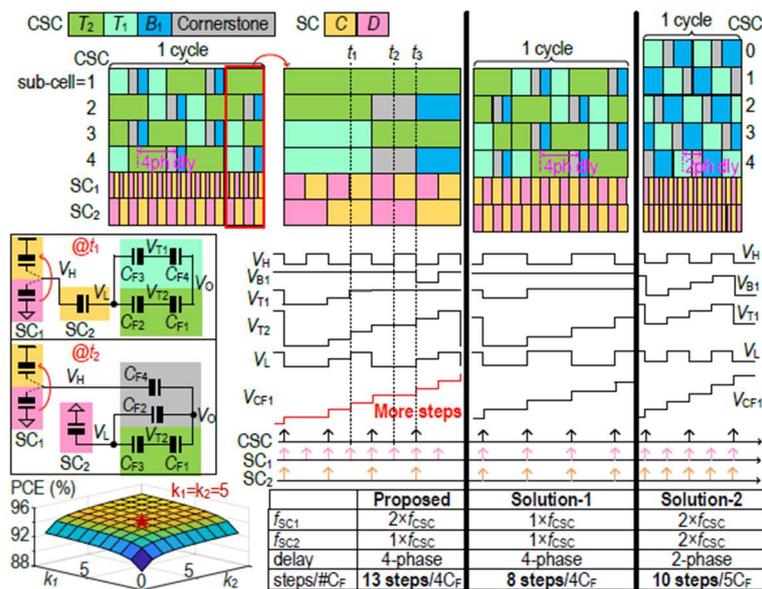
2025 IEEE CICC Review

KAIST 전기및전자공학부 박사과정 박수언

Session 4 SC-based Power Conversion

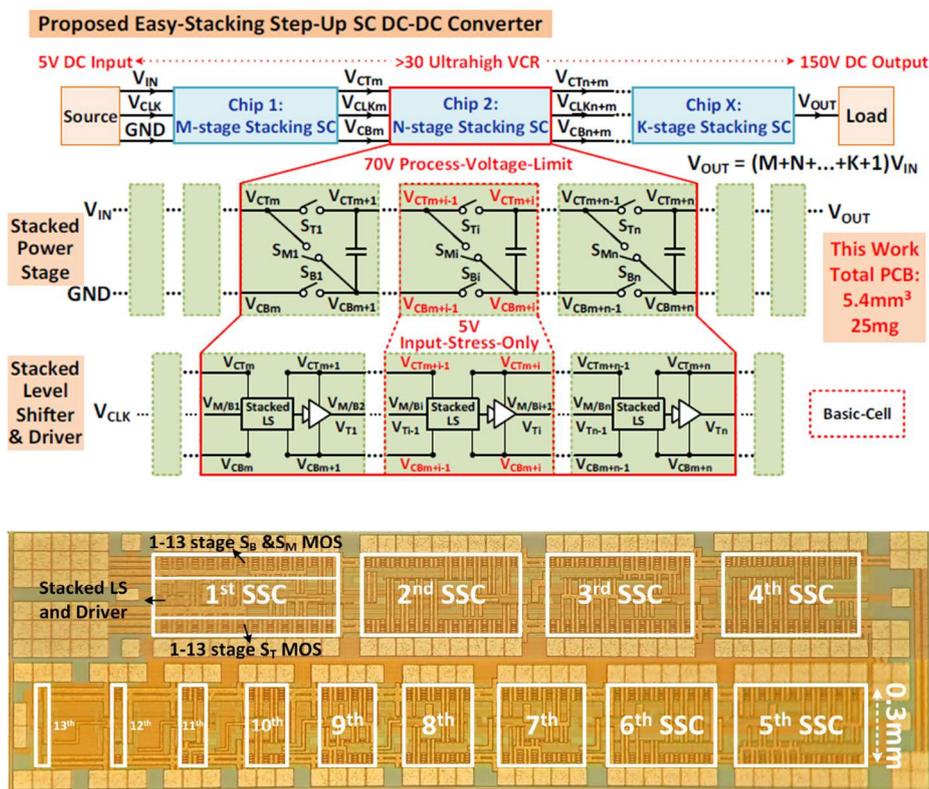
인덕터와 비교하여 높은 energy density를 갖는 커패시터는, datacenter와 같은 고부하, 고밀도, 고효율의 application에서 에너지 저장 및 전달 소자로서 각광받고 있다. 이번 CICC에서는 고밀도 전력 변환을 주제로 한 4편의 커패시터 기반 전력 변환 컨버터 논문이 Session 4에 분류, 발표되어, 이를 간략히 살펴보고자 한다.

#4-1 은 Macau¹ 대학에서 발표된 논문으로, 적은 수의 off-chip MLCC를 사용하며 Continuously Scalable Conversion (이하 CSC) converter의 flying capacitor의 전압 변화 step 수를 증가시키는 아이디어를 제안하였다. 플라잉 커패시터의 세분화된 전압 레벨 ($V_{B1}, \dots, V_{BN}, V_{T1}, \dots, V_{TN}$) 수를 증가시키기 위해 그림 1 왼쪽 아래의 2:1 SC₁, SC₂ 컨버터를 CSC 컨버터의 x2, x1배 주파수로 동작시켜, V_{CF} step 수를 증가시킨 점이 주목할만하다. 본 논문은 종래에 발표된 CSC (Butzen [1])에서 세분화된 전압 레벨과 직결되는 많은 수의 Flying capacitor와 switch의 낮은 활용률 문제와 많은 자원 사용의 문제를 해결한 점에서 의미가 있다. 스위칭 주파수의 증가는 효율 감소를 야기하지만, 감소된 플라잉 커패시터와 스위치 수에 의해 전체 면적 대비 실제 powering에 사용되는 스위치 수의 비율 증가와 감소된 PCB I/O 포트 수로 인한 PCB trace 면적 증가는 고부하 상황에서 고효율을 달성하는 데 긍정적인 효과를 가져온다.



[그림 1] 2:1 SC₁, SC₂ converter의 x1, x2 f_{CSC} assignment로 증가한 CSC의 V_{CF} step

#4-2 는 Tsinghua¹ 대학에서 발표된 논문으로, 5V 입력 전원으로부터 150V의 높은 VCR 을 갖는 Boost Converter를 Unit SC-Cell의 stacking 방식으로 구현하는 scalable-VCR 의 SC Converter를 발표하였다. 150V에 해당하는 고전압 converter를 높은 energy density를 갖는 capacitor만으로 구현한 점에서 의미가 있으며, 고전압을 5V domain의 저전압 domain으로 나누어, 고효율 특성의 저전압 소자로 고전압 converter의 전력 변환을 가능 하게 한 점이 주목할만하다. Unit-Cell을 구성하는 switch들의 gate driving은 unit cell 내 부의 flying capacitor를 활용하여 bootstrapping이 필요 없고, level shifter 및 gate driver 를 Unit-Cell 내부에서 모두 구현하여 scalability를 유지한 점이 특징이다. 그림 2 아래는 Unit-Cell 들로 구성된 stackable한 chip인데, step-up 컨버터의 특성상 출력에 가까워질수 록 작은 전류에 의해 Unit-SC-Cell의 크기가 감소하는 것을(1st→13th) 확인할 수 있다. 높 은 VCR을 만들기 위해 chip을 stacking할 경우 후순위의 chip의 1st SC-Cell의 크기는 이 전의 chip의 13th SC-Cell보다 큰 상태이기 때문에 Chip-stacking을 할수록 효율 감소 폭 이 증가하는 점은 큰 아쉬움으로 보인다.



[그림 2] 저전압 domain의 Unit-Cell 기반의 stackable SC-Converter 구성과(위) 칩 사진(아래)

저자정보



박수연 박사과정 대학원생

- 소속 : KAIST
- 연구분야 : Power Management IC 설계
- 이메일 : tndjs12221@kaist.ac.kr
- 홈페이지 : <https://icdesignlab.net>

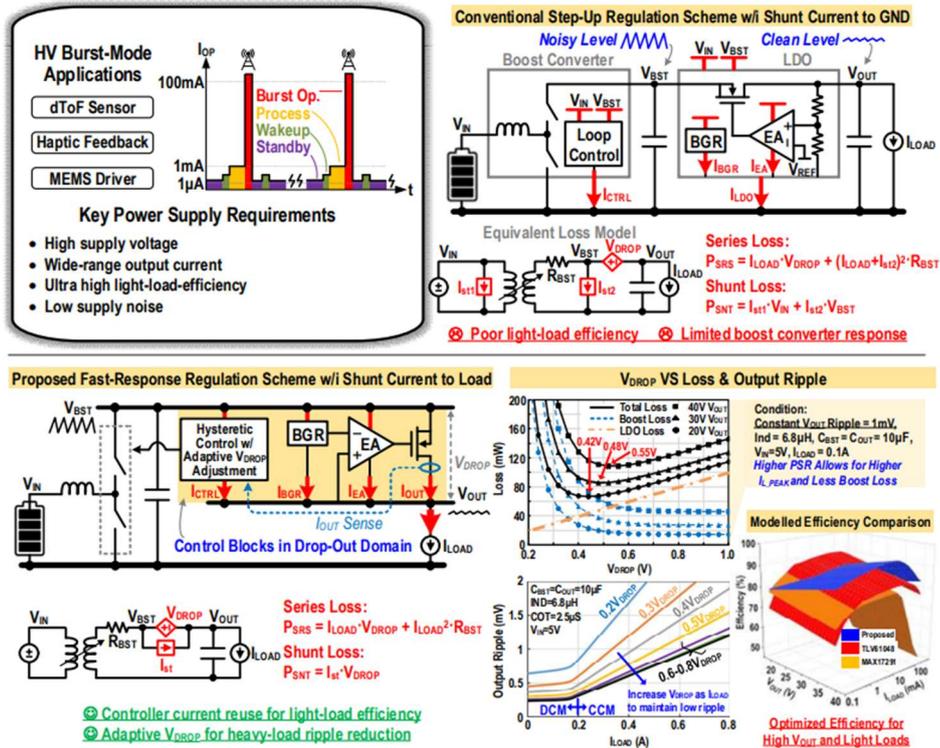
2025 IEEE CICC Review

고려대학교 전기전자공학과 박사과정 이윤호

Session 9 : Power Converter Techniques

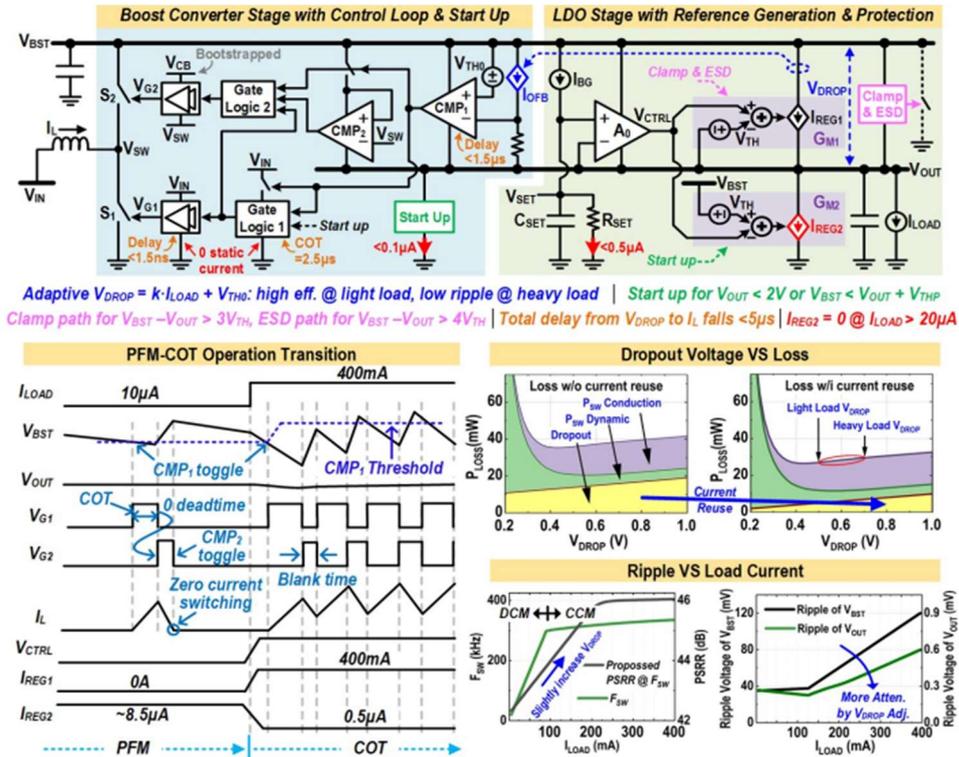
이번 2025 IEEE CICC의 Session 9는 Power Converter Techniques 주제로 총 8편의 논문이 발표되었다. 본 세션에서는 데이터 센터, 웨어러블 기기, LiDAR 시스템, 광전 소자 바이어스 회로 등 다양한 응용 환경에 요구되는 전력 변환기의 효율성과 집적도를 향상시키기 위한 회로 기술들이 중점적으로 논의되었다. 각 논문은 고전압 혹은 높은 전압 변환비 (Conversion Ratio)의 제한을 극복하거나, 경부하 조건에서의 효율을 개선하기 위한 설계 기법들을 제안하고 있으며, 대부분의 연구는 GaN 소자, 혼성 토폴로지, 능동 정류기, 적응형 센싱 회로 등 최신 기술을 적극 활용한 것이 특징이다. 본 리뷰에서는 이 중 대표적인 두 논문을 선정하여, 각 구조의 회로적 기술을 중심으로 정리하고자 한다.

#9-1은 마카오대학교에서 발표한 논문으로, light-load에서도 높은 효율을 유지할 수 있도록 설계된 shunt current-reuse 피드백 구조를 적용한 30V 출력의 step-up regulator를 제안하였다. 제안된 회로는 200 μ A에서 100mA에 이르는 넓은 부하 범위에서도 85% 이상의 효율을 달성하며, 초저전력 IoT 및 웨어러블 시스템에 적합한 고효율 전력 솔루션을 구현한다. 그림 1의 위과 같이 기존 구조는 switching 방식의 boost converter를 이용해 고전압을 생성한 후, 후단의 LDO를 통해 ripple을 제거하는 방식으로 안정적인 출력을 제공하는 방식이다. 그러나 이 구조는 LDO 및 boost converter의 제어 회로에 사용되는 전류가 GND로 소모되기 때문에, 경부하 조건에서는 시스템 전체의 효율이 크게 저하되는 단점이 있다. 이에 반해 본 논문에서는 그림 1 하단에 제시된 바와 같이, LDO 및 converter 제어 회로의 GND rail을 출력 전압에 연결함으로써, 제어 회로에 사용되는 전류를 출력 부하로 그대로 전달할 수 있도록 하였다. 이를 통해 LDO의 전류 효율을 최대 100%까지 향상시켜, 경부하에서도 높은 시스템 효율을 유지할 수 있도록 하였다.



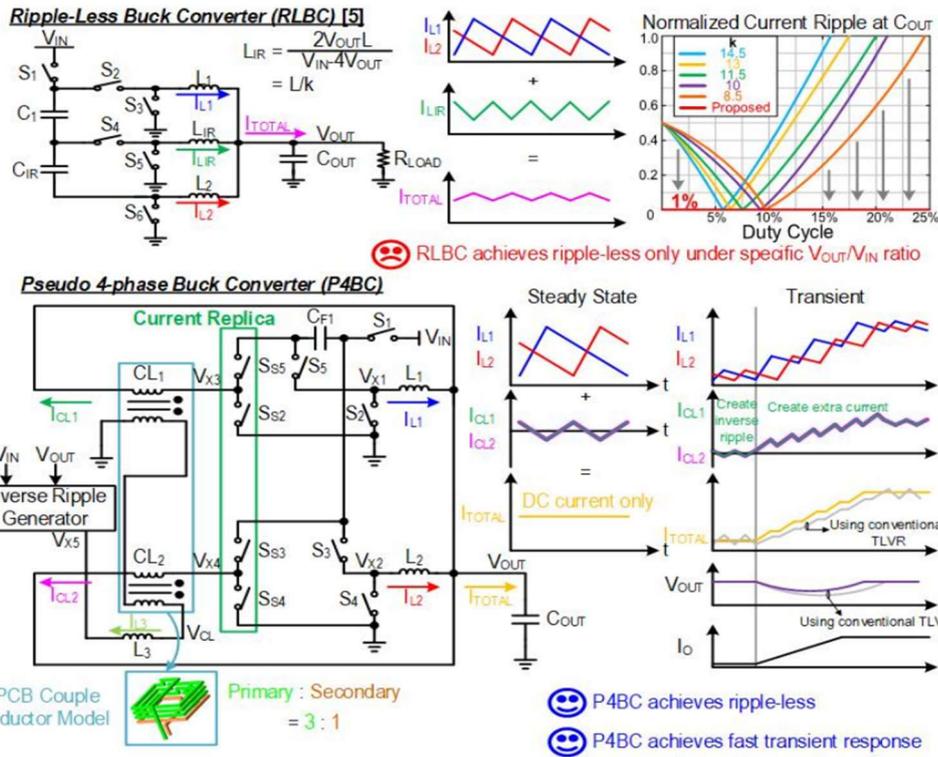
[그림 1] (위) 기존 고전압 step-up low-ripple regulator (아래) #9-1에서 제안한 shunt-current-reuse controller를 이용한 고전압 step-up regulator

아래 그림 2는 #9-1에서 제안한 고전압 step-up regulator의 회로도와 주요 동작 파형을 보여준다. Boost converter는 경부하 조건에서의 효율을 극대화하기 위해, 부하 전류가 매우 낮을 경우 PFM (Pulse Frequency Modulation) 방식으로 동작하며, 부하가 증가하면 COT (Constant On-Time) 기반의 CCM (Continuous Conduction Mode) 으로 전환된다. 또한, 후단 LDO의 dropout 전압은 고정되어 있지 않고, 부하 조건에 따라 CMP1의 threshold를 조절하여 가변적으로 제어된다. 이를 통해, 경부하에서는 dropout 전압을 낮게 유지하여 전력 손실을 최소화하고, 부하가 증가함에 따라 dropout 전압을 점진적으로 증가시켜 출력 전압의 ripple를 효과적으로 저감할 수 있다. 이러한 current-reuse 구조를 통해 제안된 regulator는 0.2mA에서 100mA까지의 넓은 부하 범위에서 85% 이상의 높은 효율을 유지하며, 최대 90.4%의 피크 효율을 달성하였고, 2mV 이하의 출력 전압 리플과 45dB의 노이즈 제거 성능을 확보하였다.



[그림 2] #9-1에서 제안한 shunt-current-reuse 방식의 고전압 step-up regulator의 회로도 및 동작 파형

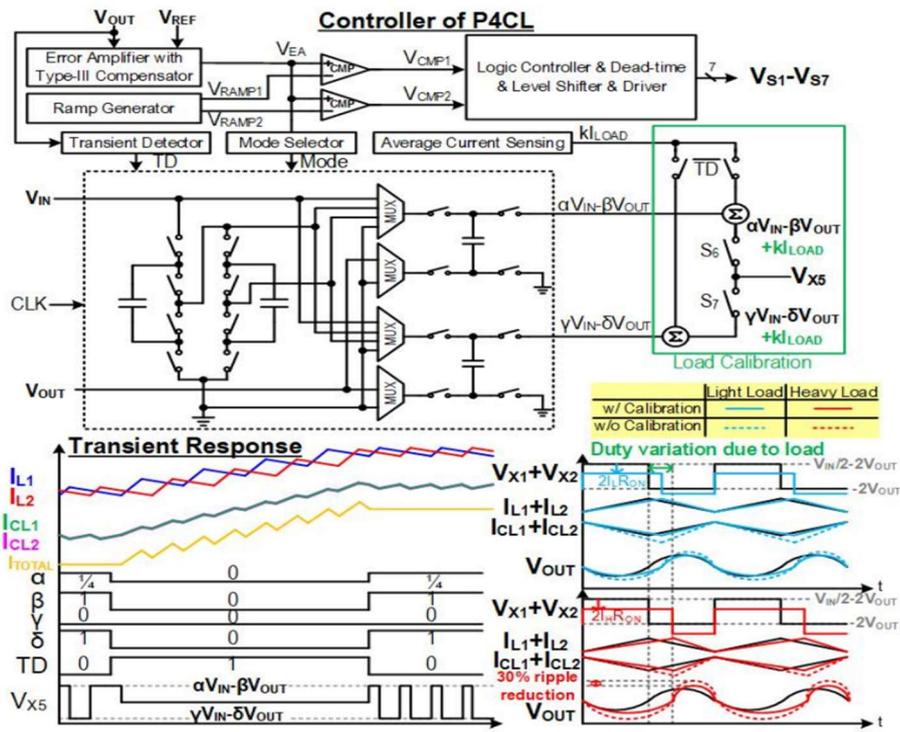
#9-3은 양밍 자오통 대학교와 Realtek Semiconductor 등에서 공동 발표한 논문으로, 21V-30V의 고전압 입력으로부터 고전류의 1V 저전압을 출력하며, 낮은 출력 전압 리플과 빠른 과도응답을 동시에 달성하는 pseudo-4-phase Buck Converter를 제안하였다. 해당 연구는 6G 통신 시스템과 같은 LEO (Low Earth Orbit) 위성 전력 시스템을 대상으로 하며, 대전류 구간에서도 1mV 이내의 낮은 출력 리플과 94.1%의 높은 효율, 빠른 응답 속도를 모두 만족하는 것이 특징이다. 그림 3의 위와 같이 기존 multi-phase buck 구조들은 낮은 리플 특성을 가지지만, 동작 조건에 따라 리플 상쇄의 정도가 달라지는 구조로 인해 특정 동작점에서만 출력 리플이 작다는 제약이 있었다. 본 논문에서는 그림 3의 아래와 같이 pseudo-4-phase 기반의 multi-phase 구조를 제안하여, PCB내의 coupling된 인덕터 (CL_1, CL_2)와 switched-capacitor 기반 inverse ripple generator를 통해 각 phase의 전류 리플을 능동적으로 상쇄하고, 출력 리플을 최소화하였다. 특히, 각 위상별 전압 및 전류 경로를 정량적으로 분석하여, 리플 상쇄율을 극대화하기 위한 switched-capacitor의 출력을 조절할 수 있도록 한 점이 돋보인다. 본 논문에서 제안한 구조는 이를 기반으로, L_1 과 L_2 를 통해 출력으로 전달되는 전류와 각각 반대 위상이 되도록 CL_1 과 CL_2 의 전류를 제어하여 이상적으로 출력 전류 리플을 0에 가깝게 만들었다.



[그림 3] (위) 기존의 Ripple-Less Buck Converter (RLBC) (아래) #9-3에서 제안한 Pseudo 4-phase Buck Converter (P4BC)

아래 그림 4는 #9-3에서 제안한 P4BC의 제어 회로 및 inverse ripple generator의 구조와, load transient 상황에서의 동작 파형을 보여준다. 정상 상태에서는 coupling 인덕터인 CL_1 과 CL_2 의 전류가 0A의 DC 전류로 L_1 과 L_2 의 전류 리플을 상쇄하여 출력 전압 리플을 최소화하도록 inverse ripple generator가 동작한다. 반면, 부하 변화가 발생하면 transient 상황을 감지하여 V_{X5} 노드를 순간적으로 0V로 만들고, 이에 따라 CL_1 과 CL_2 의 전류가 일시적으로 증가하여 출력 전압의 강하를 빠르게 보상한다.

또한, 부하 전류에 따라 PWM 듀티가 변동되면, CL_1 과 CL_2 의 리플 상쇄 효과가 저하될 수 있다. 이를 해결하기 위해, 본 논문에서는 load calibration 회로를 통해 부하에 따른 듀티 변화를 실시간으로 감지하고, inverse ripple generator의 출력을 보상함으로써 모든 동작 범위에서 리플 상쇄 효과를 유지하였다. 이와 같은 회로 기법을 통해 제안된 P4BC는 전 동작 범위에서 1mV 이하의 출력 리플을 유지하였으며, 33V 입력 조건에서 1A-to-10A 부하 변화에 대해 75mV 언더슈트 및 0.8 μ s의 복구 시간, 반대 조건에서는 70mV 오버슈트 및 1 μ s의 복구 시간을 달성하였다.



[그림 4] #9-3에서 제안한 P4BC의 control 회로와 transient response에 대한 동작 파형

저자정보



이윤호 박사과정 대학원생

- 소속 : 고려대학교
- 연구분야 : Power management ICs
- 이메일 : uknow@korea.ac.kr
- 홈페이지 : <https://sites.google.com/site/kubasiclab/home>

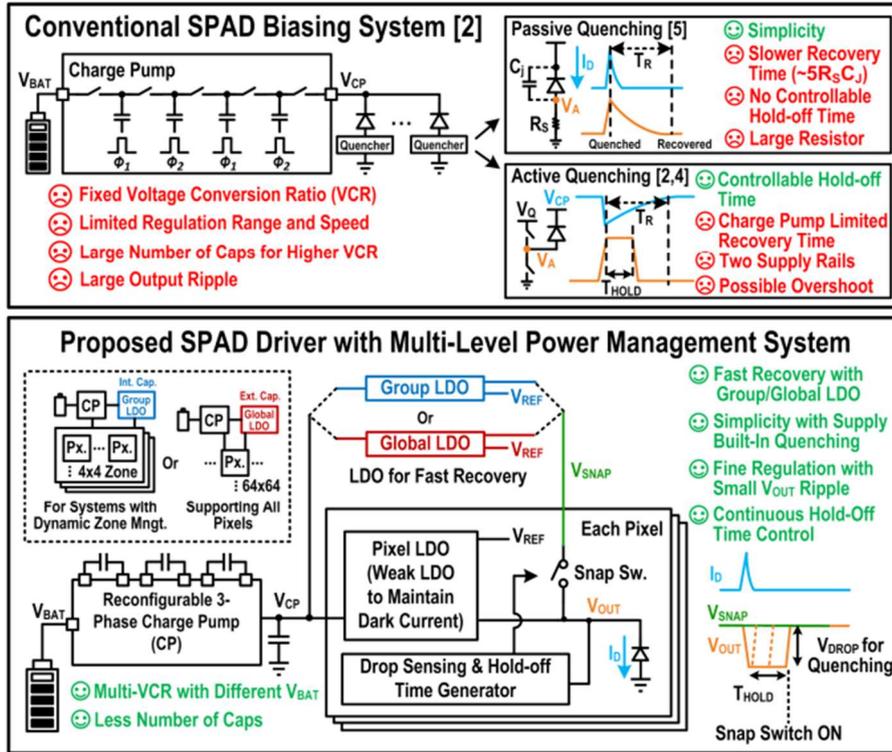
2025 IEEE CICC Review

고려대학교 전기전자공학과 박사과정 이윤호

Session 16 : Application-Specific Power Management

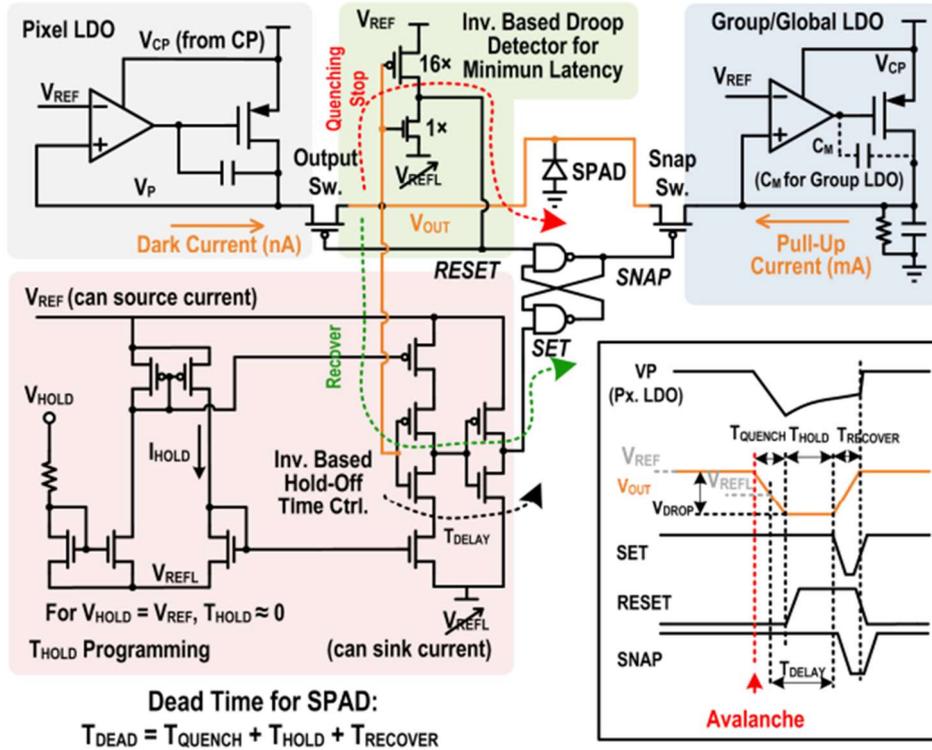
이번 2025 IEEE CICC의 Session 16은 Application-Specific Power Management라는 주제로 총 8편의 논문이 발표되었다. 본 세션에서는 LiDAR 시스템, 삽입형 의료기기(IMD), 압전 기반 에너지 하베스팅 (PEH) 회로 등 다양한 응용 분야에 적용되는 PMIC의 기존 문제들을 회로적 기법을 통해 해결하고자 하는 접근이 중심을 이루었다. 특히 LiDAR는 전기차, 드론, 로봇 등 다양한 분야에서 폭넓게 활용되며, 최근 전력 관리 회로 분야에서도 관련 연구가 활발히 진행되고 있다. 이번 세션에서는 LiDAR 시스템용 회로에 관한 논문이 2편 발표되었으며, 본 리뷰에서는 이들에 대해 간략히 살펴보고자 한다.

#16-1은 Iowa 주립대학과 IBM 왓슨 연구소에서 발표한 논문으로, 배터리 기반 LiDAR 시스템에서 사용되는 SPAD (Single-Photon Avalanche Diode) 드라이버를 위한 멀티레벨 전력 관리 구조를 제안하였다. 본 회로는 전원 공급과 quenching 회로를 통합적으로 설계하여 10ns의 초고속 dead time을 달성함으로써, 기존 방식의 긴 회복 시간과 큰 overshoot 및 undershoot을 극복하고자 하였다. 아래 그림 5와 같이, 기존 SPAD biasing 시스템은 charge pump를 통한 높은 전압을 이용하나, 전압 변환 비의 한계, 느린 응답 속도, 큰 출력 전압 리플 등의 문제로 인해 SPAD의 동작이 불안정하고 dead time이 길어지는 단점이 있다. 본 논문에서는 이러한 문제를 해결하기 위해, avalanche가 발생하지 않는 정상 상태에서는 charge pump를 통해 고전압을 생성하고, 이를 입력으로 하는 pixel 단위의 저전력 LDO를 이용하여 SPAD에 dark current를 공급하는 방식을 제안한다. 아울러, dead time을 최소화하기 위해 avalanche 발생 시 전압 droop를 감지하고, charge pump 출력에 연결된 group 및 global LDO가 이를 능동적으로 활용하여 quenching을 수행하는 회로 기법도 함께 제안하였다.



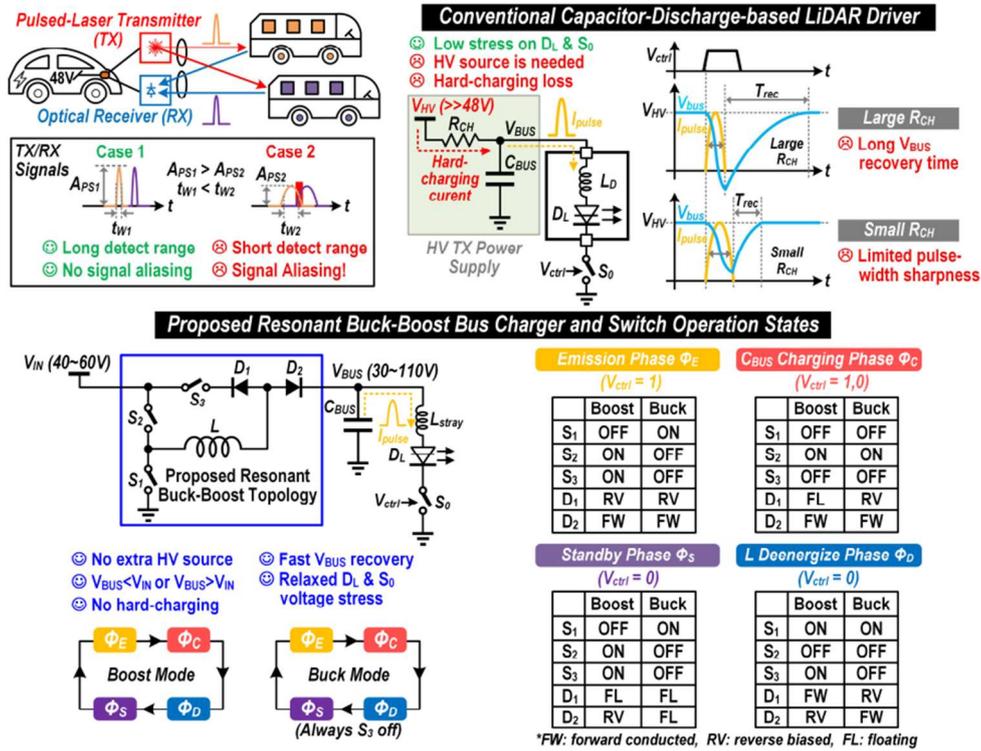
[그림 5] (위) 기존 2019년 TCAS-1에 소개된 SPAD Biasing system (아래) #16-1에서 제안한 SPAD driver를 위한 multi-level 전력 관리 시스템

아래 그림 6은 그림 5에서 제안한 SPAD driver를 위한 multi-level 전력 관리 시스템의 회로 구성과 동작 원리를 보여준다. 제안된 시스템에서의 quenching 및 recovery 동작은 다음과 같다. 정상 상태 동작 시, 전류 구동 능력이 약한 Pixel LDO를 이용하여 SPAD에 bias를 인가하고, dark current를 공급한다. 이후 SPAD에 avalanche가 발생하면, SPAD의 bias 전압에 급격한 droop이 발생하며, 이러한 droop은 skewed inverter를 통해 감지된다. 감지된 신호는 current starved inverter로 구성된 delay cell에 전달되며, 설정된 hold-off 시간이 지난 후에는 구동 능력이 강한 group 및 global LDO를 통해 SPAD bias 전압이 빠르게 복구된다. 이러한 동작 원리를 기반으로, 전력 관리 시스템은 측정 결과 최대 91.5% 전력 효율을 달성하였으며, 3x3 SPAD array가 동시에 avalanche 된 조건에서 10ns의 최소 dead time을 구현하였다.



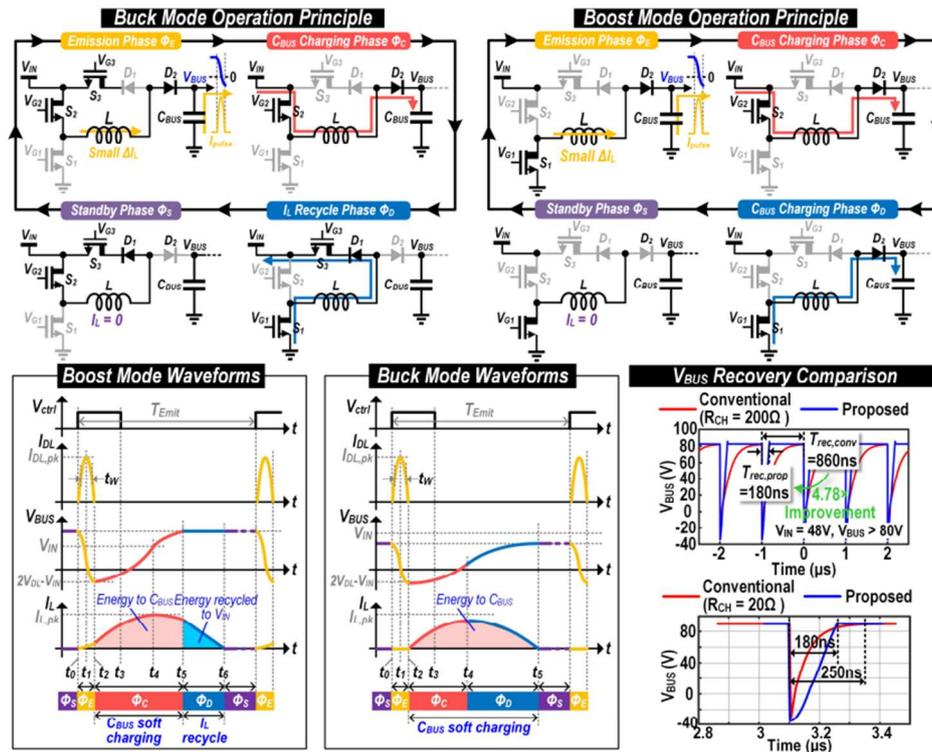
[그림 6] #16-1에서 제안한 SPAD quenching과 recovery를 위한 회로도 및 동작 원리

#16-3은 마카오대학교와 UM Hetao IC Research Institute, 리스본대학교에서 발표한 논문으로, 자동차용 MHz 주파수 LiDAR 송신기를 위한 고속, 고전류의 레이저 펄스 구동이 가능한 공진형 벡-부스트 충전기를 제안하였다. LiDAR는 자율주행차량, 드론 등의 분야에서 핵심적인 거리 인식 및 3D 센싱 기술로 각광받고 있으며, 이를 위해 송신기 측에서는 수 ns 단위의 짧은 펄스 폭과 수십 암페어의 피크 전류를 안정적으로 생성할 수 있는 LiDAR driver가 요구된다. 아래 그림 7의 우측 상단과 같이, 기존에는 버스 커패시터의 전하를 레이저 다이오드를 통해 방전하며 전류 펄스를 생성하는 방식이 사용되었으며, 이 방식은 디바이스의 과전압 스트레스를 방지하는 장점이 있었다. 그러나, 높은 내압을 견디는 대용량 커패시터가 필요하며, 이를 위한 고전압 source가 요구되며, 커패시터 충전 시 발생하는 hard-charging 손실과 전류 펄스 폭 간의 trade-off로 인해 고속 구동에 제약이 있었다. 이러한 기존의 문제점을 극복하고자, 본 논문에서는 그림 7의 아래와 같이 추가적인 고전압 source와 버스 커패시터의 hard-charging 없이, 버스 전압을 빠르게 복구할 수 있는 공진형 벡-부스트 구조를 제안했다.



[그림 7] (위) 기존 커패시터 방전 방식의 LiDAR driver의 한계 (아래) #16-3에서 제안한 공진형 벅-부스트 버스 충전기 구조

아래 그림 8은 본 논문에서 제안한 공진형 벅-부스트 버스 충전기의 동작 원리를 보여준다. 본 구조는 벅 모드와 부스트 모드 모두에서 동작하며, 공통적으로 emission phase, 버스 커패시터 충전 phase, standby phase로 구성된다. 여기에 더해, 벅 모드에서는 인덕터 전류 재활용 phase가, 부스트 모드에서는 추가적인 버스 커패시터 충전 phase가 포함된다. 동작 예로 벅 모드를 살펴보면 다음과 같다. 먼저, 고전류 펄스를 생성하는 emission phase에서는 버스 커패시터와 레이저 다이오드의 기생 인덕턴스가 공진을 이루며, 버스 커패시터의 전하가 다이오드를 통해 방전되면서 고전류의 펄스가 형성된다. 이후 전류 펄스 생성이 거의 종료되면, 인덕터는 입력 전압으로부터 에너지를 저장하며 버스 커패시터를 충전한다. 버스 전압이 목표 전압에 도달한 이후에는, 인덕터 전류가 0에 이를 때까지 입력으로 다시 방전되며 에너지가 재활용된다. 이러한 공진 기반의 동작 방식을 통해, 제안된 구조는 별도의 고전압 소스나 버스 커패시터의 hard-charging 없이 고전류 펄스를 안정적으로 생성하며, 기존 방식에서 문제가 되었던 hard-charging에 의한 손실을 효과적으로 감소시켰다. 아울러, 기존 구조에서 고전압 source와 버스 커패시터 간의 큰 inrush 전류를 줄이기 위해 삽입되었던 path 저항을 제거함으로써, 보다 빠른 버스 전압 복구가 가능해졌다. 이러한 공진형 벅-부스트 버스 충전기의 장점을 바탕으로, 기존 path 저항 삽입형 커패시터 방전 구조 대비 최대 43%의 전력 손실 저감을 달성하였고, MHz급 구동에서도 안정된 버스 전압 충전 및 방전을 가능하게 하였다.



[그림 8] #16-3에서 제안하는 공진형 벡-부스트 버스 충전기의 동작 원리 및 파형

저자정보



이윤호 박사과정 대학원생

- 소속 : 고려대학교
- 연구분야 : Power management ICs
- 이메일 : uknow@korea.ac.kr
- 홈페이지 : <https://sites.google.com/site/kubasiclab/home>

2025 IEEE CICC Review

고려대학교 전기및전자공학부 박사과정 안재웅

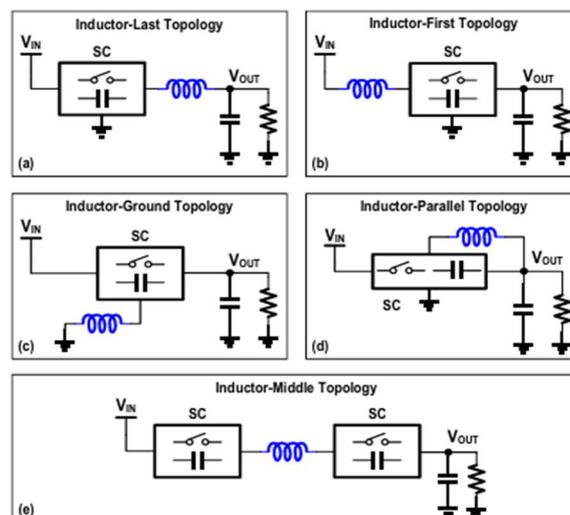
Session 24 Hybrid DC-DC Converters

이번 2025 CICC의 Session 24에서는 Hybrid DC-DC Converters라는 주제로 총 4편의 논문이 발표되었다. 이 중 #24-1은 hybrid converter의 발전과 새로운 FoM을 제시하였으며 #24-3은 데이터 센터용 converter를 발표하였다. 또한 #24-5는 모바일용 buck-boost converter를 발표하였다.

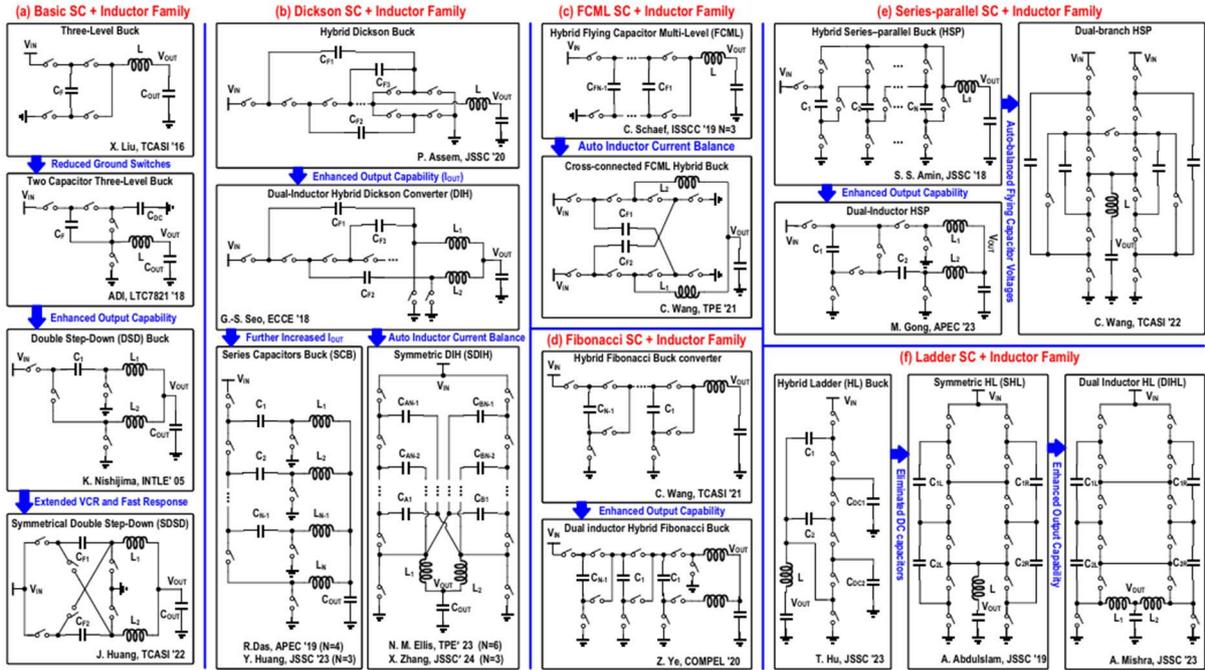
#24-1 논문은 switched-capacitor(SC)와 인덕터 기반의 구조를 결합한 SCI hybrid DC-DC buck topology들을 비교·분석하였다. 기존의 buck 또는 SC 기반 컨버터가 각각 갖는 한계를 극복하기 위해, 인덕터 위치를 기준으로 구조를 다음과 같이 분류하였다: Inductor-last, Inductor-first, Inductor-ground, Inductor-parallel, Inductor-middle. 각 구조는 인덕터의 전류 스트레스, 출력 리플, VCR 등의 관점에서 장단점을 가진다.

예를 들어, Inductor-last 구조는 전압 리플과 스위치의 전압 스트레스를 줄일 수 있는 장점이 있지만, 인덕터가 출력 전류 전체를 감당해야 한다는 부담이 있다. 반면 Inductor-first 구조는 입력 전류의 연속성을 확보할 수 있어 EMI 저감에 유리하지만, 전압 변환비가 제한적이어서 다양한 응용에는 부적합하다는 단점이 있다.

또한 이 논문에서는 효율과 전력 밀도를 함께 고려한 pre-design FoM 식과 topology 간 상대 성능을 비교할 수 있는 정규화된 FoM을 제안하여, 전통적인 buck 구조 대비 hybrid 구조의 우수성을 정량적으로 분석하였다.



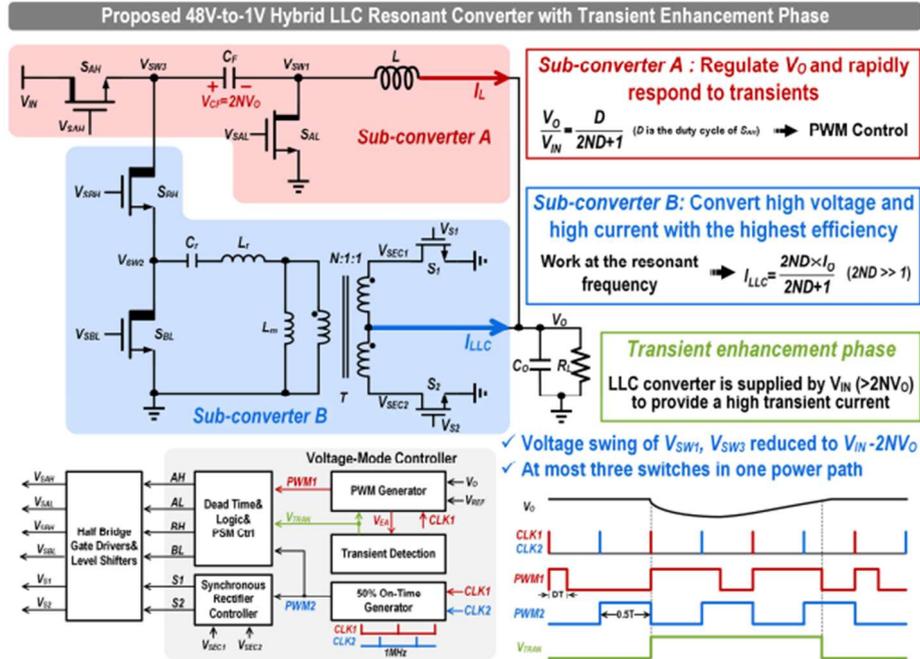
[그림 1] #24-1에서 제시한 5가지로 분류한 컨버터 topology



[그림 2] #24-1에서 제시한 기존의 Inductor last hybrid topology

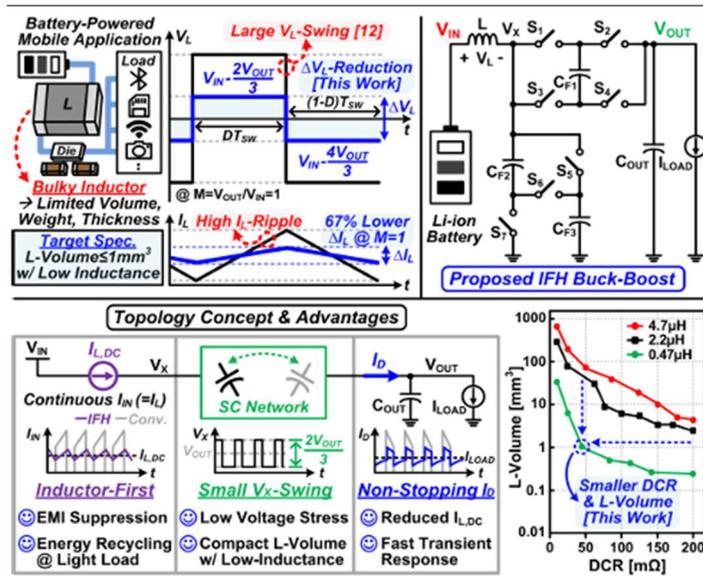
#24-2 논문은 데이터 센터에서 사용 가능한 DC-DC 컨버터를 제안하였다. 데이터 센터는 multi-core CPU 및 GPU의 사용으로 인해 100A 이상의 high current 와 1000A/μs 이상의 고속 load transient 특성을 요구한다. 기존의 hybrid converter나 LLC converter는 각각 고효율 또는 넓은 conversion ratio를 제공하지만, heavy load 환경에서는 효율이 떨어지며 voltage regulation capability에도 한계가 있다. 이를 해결하기 위해 본 논문은 double step-down(DSD) converter와 LLC converter를 융합한 새로운 하이브리드 토폴로지를 제안하였다. 제안된 구조는 각각의 장점을 동시에 취하면서, 트랜지언트 응답 성능 또한 크게 향상된다. steady-state에서는 flying capacitor 전압으로 LLC를 구동하고, 트랜지언트 상황에서는 입력 전압을 직접 LLC에 인가하여 voltage droop를 최소화하는 방식이다.

이로 인해 70A/20ns의 부하 변화 조건에서 전압 undershoot는 기존 167.5mV에서 51mV로 감소하며, 3배 이상 개선된 성능을 달성하였다. 효율 측면에서는 출력 전압 $V_O = 1V$ 기준, 입력 전압이 48V일 때 89%, 60V일 때는 86%의 효율을 보여준다.

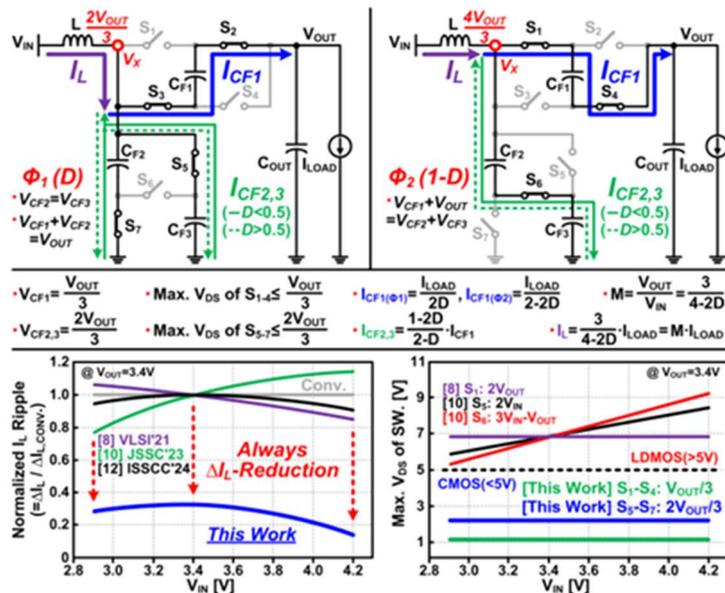


[그림 3] #24-2 논문에서 제안하는 hybrid LLC resonant converter 구조

#24-5 논문은 모바일 디바이스를 위한 새로운 buck-boost 컨버터 구조를 제안하였다. 제안된 회로는 Inductor-first 구조를 채택하여 인덕터를 입력단과 직렬로 배치함으로써 입력 전류의 연속성을 확보하고, 이를 통해 EMI를 효과적으로 저감하였다. 또한 light load 조건에서는 출력 전류가 입력으로 회귀하는 동작 특성을 통해 light load 효율 향상을 가능하게 하였다. 회로는 3개의 flying capacitor와 7개의 스위치로 구성되어 있으며, 인덕터 voltage swing을 제한하여 전류 리플을 감소시켰다. 더불어, 전 변환 비율 범위에 걸쳐 VX 노드 전압을 고정함으로써 스위치의 전압 스트레스를 최소화하고, 모드 전환 없이 single-mode operation를 유지할 수 있도록 설계되었다. 성능 측면에서, 입력 전압 3.8V, 출력 전류 0.3A 조건에서 최대 효율 97.2%를 기록하였으며, light load와 heavy load 모두에서 고효율 특성을 안정적으로 유지하였다. 트랜지언트 응답은 $\Delta I_{LOAD} = 1A$, $T_{EDGE} = 200ns$ 조건에서 130mV의 undershoot를 나타내어 빠르고 안정적인 응답 특성을 보였다. 또한, 0.47 μ H 인덕터, 1.02mm³ 볼륨 기준으로 565mA/mm³의 전류 밀도를 구현할 수 있어, 소형 인덕터 기반의 고밀도 집적 설계에도 적합하다.



[그림 4] #24-5 논문에서 제안하는 inductor-first hybrid buck-boost converter 구조



[그림 5] #24-5 논문에서 제안하는 IFH converter의 구동 방식

저자정보



안재웅 박사과정 대학원생

- 소속 : 고려대학교
- 연구분야 : 디스플레이 드라이버 / 픽셀 보상 / 터치 센서
- 이메일 : ajw1104@korea.ac.kr
- 홈페이지 : <https://sites.google.com/site/kubasiclab/home>